

DIALOG(R)File 347:JAPIO

(c) 2006 JPO & JAPIO. All rts. reserv.

04008047      **\*\*Image available\*\***

**FUSE STRUCTURE OF SEMICONDUCTOR DEVICE**

PUB. NO.:        **04-373147** [JP 4373147 A]

PUBLISHED:      December 25, 1992 (19921225)

INVENTOR(s):    MURAI ICHIRO

EGUCHI KOHEI

APPLICANT(s):   NIPPON STEEL CORP [000665] (A Japanese Company or  
Corporation), JP (Japan)

APPL. NO.:       03-177316    [JP 91177316]

FILED:           June 21, 1991 (19910621)

INTL CLASS:     [5] H01L-021/82

JAPIO CLASS:    42.2 (ELECTRONICS -- Solid State Components)

JAPIO KEYWORD: R002 (LASERS)

JOURNAL:         Section: E, Section No. 1367, Vol. 17, No. 253, Pg. 109, May  
19, 1993 (19930519)

**ABSTRACT**

**PURPOSE:** To surely fuse a fuse by resistance heating which fuse is built in an internal wiring of a semiconductor device in order to change a circuit pattern in case of need after the semiconductor device is manufactured.

**CONSTITUTION:** A high resistance part 4 doped with boron is arranged in the middle part of a fuse main body part 1 of a fuse which is constituted of polycrystalline silicon doped with phosphorus and has the fuse main body part 1 and end portion electrode parts 2 for connection use formed on both ends of the fuse main body part 1. Since heat generation concentrates in the high resistance part 4 of the fuse main body parts 1, it can be surely fused at the high resistance part 4, without so much increasing the resistance of the whole part of the fuse.

**Family list**

1 family member for:

**JP4373147**

Derived from 1 application.

**1 FUSE STRUCTURE OF SEMICONDUCTOR DEVICE**

Publication info: **JP4373147 A** - 1992-12-25

---

Data supplied from the *esp@cenet* database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-373147

(43) 公開日 平成4年(1992)12月25日

(51) Int. Cl.<sup>5</sup>

H 0 1 L 21/82

識別記号

庁内整理番号

F I

技術表示箇所

7638-4M

H 0 1 L 21/82

F

審査請求 未請求 請求項の数1(全3頁)

(21) 出願番号 特願平3-177316

(22) 出願日 平成3年(1991)6月21日

(71) 出願人 000006655

新日本製鐵株式会社

東京都千代田区大手町2丁目6番3号

(72) 発明者 村井 一郎

相模原市瀬野辺5-10-1 新日本製鐵株式会社第2技術研究所内

(72) 発明者 江口 公平

相模原市瀬野辺5-10-1 新日本製鐵株式会社第2技術研究所内

(74) 代理人 弁理士 國分 孝悦

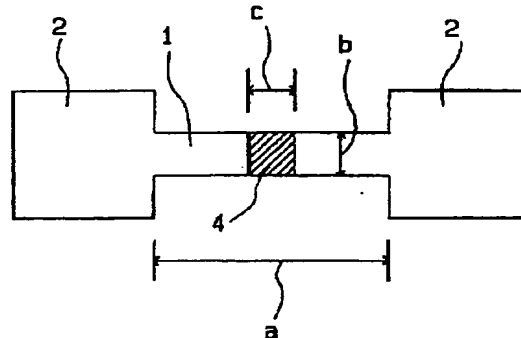
(54) 【発明の名称】 半導体装置のヒューズ構造

(57) 【要約】

【目的】 半導体装置の製造後に必要に応じてその回路パターンを変更する目的で半導体装置の内部配線に組み込まれて設けられるヒューズを抵抗加熱による方法で確実に溶断する。

【構成】 リンをドーブした多結晶シリコンで構成され、ヒューズ本体部1とこのヒューズ本体部1の両端に設けられた接続用端部電極部2とを有するヒューズのヒューズ本体部1の中間部分に、ボウ素をドーブした高抵抗部4を設ける。

【効果】 ヒューズ本体部1の高抵抗部4に発熱が集中するので、ヒューズ全体の抵抗をそれ程高くしなくても、その高抵抗部4の部分でヒューズ本体部1を確実に溶断することができる。



## 【特許請求の範囲】

【請求項1】 半導体装置の内部に組み込まれ、第1導電型の不純物が注入された多結晶シリコンで構成されたヒューズ本体部とこのヒューズ本体部の両端に設けられた接続用端部電極部とからなる半導体装置のヒューズ構造において、上記ヒューズ本体部に、第2導電型の不純物が注入された高抵抗部が設けられていることを特徴とする半導体装置のヒューズ構造。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、半導体装置の内部配線に組み込まれて設けられ、この半導体装置の回路パターンを変更するために必要に応じて切断される半導体装置のヒューズ構造に関する。

## 【0002】

【従来の技術】 例えばアナログICの基準電圧 $V_{ref}$ を出力するための内部基準電圧回路において、その出力レベルを、ヒューズを用いた抵抗トリミング技術によって精度良く制御することが最近行われている。例えば、図2に示すように、内部基準電圧回路の最終出力段に、基準となる抵抗 $R$ の他に、抵抗 $R_1$ 、 $R_2$ 、 $R_3$ 及びヒューズ $F_1$ 、 $F_2$ 、 $F_3$ からなる一種の冗長回路 $A$ を設け、測定の結果、出力基準電圧 $V_{ref}$ に誤差があった場合、その冗長回路 $A$ のヒューズ $F_1$ 、 $F_2$ 、 $F_3$ のうちの適当なヒューズを切断して、抵抗 $R_1$ 、 $R_2$ 、 $R_3$ の組み合わせを選択し、これにより、出力基準電圧 $V_{ref}$ を適正値に制御する。

【0003】 このような冗長回路 $A$ は、予め半導体装置の内部配線に組み込まれて形成されている。各ヒューズは、通常、リンをドープした多結晶シリコンで構成され、例えば、図3に示すような平面形状を有している。即ち、ヒューズは、切断部である比較的細長のヒューズ本体部1と、このヒューズ本体部1の両端に夫々一体的に形成された接続用端部電極部2とからなっている。そして、各接続用端部電極部2により、半導体装置の例えばアルミニウム内部配線に接続されている。

【0004】 このヒューズを切断する場合、一般に、2種類の方法が採られている。1つはレーザービームを用いる方法であり、切断するヒューズのヒューズ本体部1にレーザービームを照射し、このレーザービームによってヒューズ本体部1を溶断する。もう1つの方法は、ヒューズ両端の接続用端部電極部2間に高電圧の溶断電圧を印加し、ヒューズ本体部1を抵抗加熱により加熱して電気的に溶断する方法である。

【0005】 半導体装置の内部配線に組み込まれて形成されたこれらのヒューズは、当然、パッシベーション膜で覆われることになるが、上述したレーザービームを用いる場合は勿論、電気的に溶断する場合でも、酸化したシリコンを逃がすために、ヒューズ本体部1の部分のパッシベーション膜には開口3が形成される場合が多い。

## 【0006】

【発明が解決しようとする課題】 ヒューズを抵抗加熱により電気的に溶断しようとする場合、上述したように、溶断するヒューズ両端の接続用端部電極部2間に高電圧の溶断電圧を印加するが、このヒューズは半導体装置の他の回路部分にもつながっているため、印加する電圧には限界がある。この印加電圧の限界は、通常、10～15Vである。このため、従来構造のヒューズでは、ヒューズ本体部1が十分に発熱せず、ヒューズを確実に溶断することが難しかった。即ち、従来構造のヒューズでは、ヒューズ本体部1の全体が一様に発熱するため、このヒューズ本体部1を溶断に必要な温度にまで加熱することが困難であった。

【0007】 そこで、本発明の課題は、抵抗加熱により電気的に確実に溶断することが可能な半導体装置のヒューズ構造を提供することである。

## 【0008】

【課題を解決するための手段】 上記課題を解決するために、本発明では、半導体装置の内部に組み込まれ、第1導電型の不純物が注入された多結晶シリコンで構成されたヒューズ本体部とこのヒューズ本体部の両端に設けられた接続用端部電極部とからなる半導体装置のヒューズ構造において、上記ヒューズ本体部に、第2導電型の不純物が注入された高抵抗部が設けられている。

## 【0009】

【作用】 本発明においては、不純物をドープした多結晶シリコンで構成されたヒューズ本体部に、上記不純物とは逆導電型の不純物をドープした高抵抗部を設けているので、この高抵抗部において発熱量が大きくなり、この部分で確実にヒューズ本体部を溶断することができる。

## 【0010】

【実施例】 以下、本発明を実施例につき図1を参照して説明する。

【0011】 図1は、本発明の一実施例によるヒューズの平面構造を示す図である。ヒューズは、ヒューズ本体部1とその両端に設けられた接続用端部電極部2とを有しており、両端の接続用端部電極部2により半導体装置の既述した冗長回路 $A$ のアルミニウム内部配線に接続されている。このヒューズは、リンを例えば $10^{18} \sim 10^{21}/\text{cm}^3$ の濃度にドープした多結晶シリコンによって全体的に形成されている。

【0012】 本実施例においては、図示の如く、ヒューズ本体部1の中央部分に、ホウ素を例えば $10^{18} \sim 10^{21}/\text{cm}^3$ の濃度にドープした高抵抗部4が形成されている。この高抵抗部4は、上述した多結晶シリコンによってヒューズを形成した後、その所定部分をマスクし、そのマスクの開口部を通じてホウ素をイオン注入することにより形成される。或いは、FIB (Focused Ion Beam) 法によってホウ素のイオン注入を行っても良い。この高抵抗部4の抵抗は、ヒューズ本体部1の他の部分の

3

10~100倍程度であるのが好ましい。また、この高抵抗部4は、ヒューズ本体部1の長さaが3~5 $\mu\text{m}$ 、幅bが1 $\mu\text{m}$ の時、その形成長さcが1 $\mu\text{m}$ 程度とするのが良い。

【0013】以上のように構成したヒューズは、両端の接続用端部電極部2間に通常の熔断電圧を印加すると、ヒューズ本体部1の中央部分に形成した高抵抗部4において発熱量が大きく、この部分で確実に熔断される。一方、ヒューズを切断しない場合には、両端の接続用端部電極部2間にそれ程高電圧が印加されないで、高抵抗部4の影響は殆ど現れず、半導体装置の通常使用時に大きな支障はない。

【0014】以上、本発明を一実施例につき説明したが、本発明は上述の実施例に限定されるものではない。例えば、上述の実施例では、半導体装置の内部基準電圧回路に用いられる冗長回路のヒューズ構造に本発明を適用した場合を説明したが、本発明は、ヒューズ切断型PROMのヒューズ構造等にも適用が可能である。

【0015】

【発明の効果】本発明によれば、半導体装置の製造後に

4

必要に応じてその回路パターンを変更する目的で半導体装置の内部配線に組み込まれて設けられる多結晶シリコンからなるヒューズを抵抗加熱による電気的な方法で確実に熔断することができる。その場合、ヒューズ本体部の高抵抗部に発熱が集中して、その部分で確実に熔断されるので、ヒューズ全体の抵抗をそれ程高くしなくても良い。従って、そのヒューズを切断しないで使用する場合にも、それ程支障はない。

【図面の簡単な説明】

【図1】本発明の一実施例によるヒューズの平面図である。

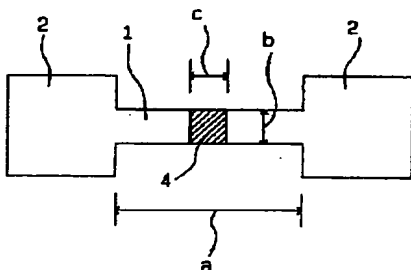
【図2】半導体装置の内部基準電圧回路に設けられた冗長回路を示す回路図である。

【図3】従来のヒューズの平面図である。

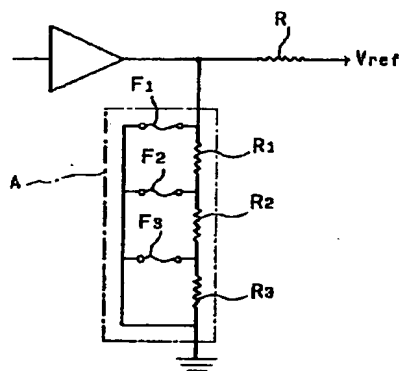
【符号の説明】

- 1 ヒューズ本体部
- 2 接続用端部電極部
- 4 高抵抗部
- A 冗長回路

【図1】



【図2】



【図3】

